

**Табела 5.2** Спецификација предмета – стара табела

Студијски програм: Рачунарска техника и софтверско инжењерство			
Назив предмета: Пројектовање VLSI система			
Наставник: <b>Владимир М. Миловановић, Зоран Бабовић</b>			
Статус предмета: Изборни VIII семестар			
Број ЕСПБ: 6			
Услов: <b>Архитектура рачунарских система, Микропроцесорски системи</b>			
<b>Циљ предмета</b>			
Упознавање студената са принципима пројектовања и верификације рачунарских VLSI система. Упознавање са језицима за опис и верификацију хардвера..			
<b>Исход предмета</b>			
Очекује се да ће студенти након овога курса бити способни да:			
1. очекује се да ће студенти развити способност да самостално дизајнирају рачунарске VLSI системе.,			
2. да за хардверски дизајн и опис проблема осмисле и испрограмирају потребни софтвер,			
3. да за верификују хардверски дизајн коришћењем софтверског алата за верификацију			
<b>Садржај предмета</b>			
<i>Теоријска настава</i>			
Пројектовање рачунарских VLSI система помоћу језика за опис хардвера, VERILOG. Принципи дизајна RISC процесора на примеру пројектовања једног RISC процесора: фазе пројектовања, процес одлучивања.			
Префабрикационо и постфабрикационо тестирање компонената, верификација, SystemVerilog.			
<i>Практична настава:</i>			
Приказ низа решених задатака. Примери дизајна ресурса процесора и интерконегија. Дизајн, симулација, синтеза и верификација хардверских компоненти у FPGA технологији.			
<b>Литература</b>			
[4] SystemVerilog Language Reference Manual, Accellera Organization, 2004			
[5] UVM User Guide, Accellera Organization, 2011			
[6] IEEE Standard Verilog Hardware Description Language, IEEE Computer Society, 2001			
[7] Докић Б, Петровић П, .: Анализа и пројектовање CMOS интегрисаних кола, Академска мисао, Београд, 2017			
<b>Број часова активне наставе</b>		<b>Теоријска настава: 3</b>	
		<b>Практична настава: 2</b>	
<b>Методе извођења наставе</b>			
Предавања, лабораторијске вежбе			
<b>Оцена знања (максимални број поена 100)</b>			
<b>Предиспитне обавезе</b>		<b>поена</b>	
<b>Завршни испит</b>		<b>поена</b>	
активност у току предавања		писмени испит	
семинарски рад		усмени испит	
колоквијум -и			
Напомена:			

**Табела 5.2** Спецификација предмета – нова табела

Студијски програм: Рачунарска техника и софтверско инжењерство			
Назив предмета: Пројектовање VLSI система			
Наставник: <b>Владимир М. Миловановић, Зоран Бабовић, Вељко Милутиновић</b>			
Статус предмета: Изборни VIII семестар			
Број ЕСПБ: 6			
Услов: <b>Архитектура рачунарских система, Микропроцесорски системи</b>			
<b>Циљ предмета</b>			
Упознавање студената са принципима пројектовања и верификације рачунарских VLSI система. Упознавање са језицима за опис и верификацију хардвера..			
<b>Исход предмета</b>			
Очекује се да ће студенти након овога курса бити способни да:			
1. очекује се да ће студенти развити способност да самостално дизајнирају рачунарске VLSI системе.,			
2. да за хардверски дизајн и опис проблема осмисле и испрограмирају потребни софтвер,			
3. да за верификују хардверски дизајн коришћењем софтверског алата за верификацију			
<b>Садржај предмета</b>			
<i>Теоријска настава</i>			
Пројектовање рачунарских VLSI система помоћу језика за опис хардвера, VERILOG. Принципи дизајна RISC процесора на примеру пројектовања једног RISC процесора: фазе пројектовања, процес одлучивања.			
Префабрикационо и постфабрикационо тестирање компонената, верификација, SystemVerilog.			
<i>Практична настава:</i>			
Приказ низа решених задатака. Примери дизајна ресурса процесора и интерконекција. Дизајн, симулација, синтеза и верификација хардверских компоненти у FPGA технологији.			
<b>Литература</b>			
[4] SystemVerilog Language Reference Manual, Accellera Organization, 2004			
[5] UVM User Guide, Accellera Organization, 2011			
[6] IEEE Standard Verilog Hardware Description Language, IEEE Computer Society, 2001			
[7] Докић Б, Петровић П, .: Анализа и пројектовање CMOS интегрисаних кола, Академска мисао, Београд, 2017			
<b>Број часова активне наставе</b>		<b>Теоријска настава: 3</b>	
		<b>Практична настава: 2</b>	
<b>Методе извођења наставе</b>			
Предавања, лабораторијске вежбе			
<b>Оцена знања (максимални број поена 100)</b>			
<b>Предиспитне обавезе</b>		<b>поена</b>	
<b>Завршни испит</b>		<b>поена</b>	
активност у току предавања		писмени испит	
семинарски рад		усмени испит	
колоквијум -и			
Напомена:			